

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10079221 A**(43) Date of publication of application: **24.03.98**

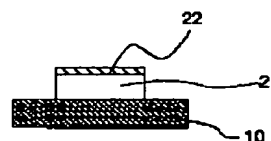
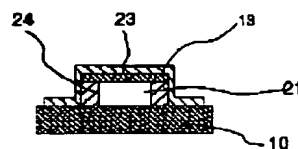
(51) Int. Cl. **H01J 1/30**
H01J 29/04
H01J 31/12

(21) Application number: **08233914**(22) Date of filing: **04.09.96**(71) Applicant: **HITACHI LTD**(72) Inventor: **KUSUNOKI TOSHIAKI**
SUZUKI MUTSUZOU**(54) THIN FILM-TYPE ELECTRON SOURCE AND
DISPLAY USING IT****(57) Abstract:**

PROBLEM TO BE SOLVED: To improve electro migration resistance and stress migration resistance and to enable high efficient electron emission by laminating an insulating film and an upper electrode on a lower electrode comprising a specified high melting material film.

SOLUTION: A Ta film 21 comprising a high melting material able to be anodized and having a melting point higher than that of Al and a Al film 22 are continuously formed on an insulating base plate 10 without breaking vacuum, etched and formed into a shape of a lower electrode. Next, the upper surface of the Al film 22 and the side surfaces of the Al film 22 and the Ta film 21 are anodized until the Al film 22 on the upper surface 22 is completely anodized, and an insulating layer formed of a Al_2O_3 film 23 is formed on the lower electrode formed of the Ta film 21. Next, an upper electrode 13 comprising three layer films of Ir, Pt and Au is laminated on this insulating layer.

COPYRIGHT: (C)1998,JPO



(4)



Home



Search



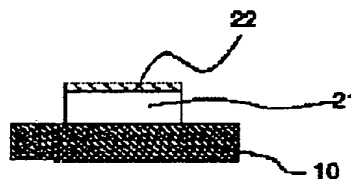
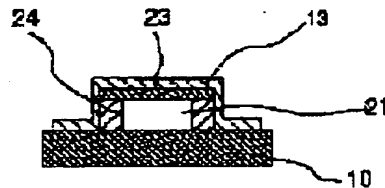
List

☐ Include**MicroPatent® PatSearch FullText: Record 1 of 1**

Search scope: US Granted US Applications JP ; Claims, Title or Abstract

Years: 1990-2002

Text: Application No.: 08-233914

[Order This Patent](#)[Family Lookup](#)[Citation Indicators](#)[Go to first matching text](#)**JP10079221 A****THIN FILM-TYPE ELECTRON SOURCE AND DISPLAY USING IT
HITACHI LTD****Inventor(s): KUSUNOKI TOSHIAKI ; SUZUKI MUTSUZOU****Application No. 08233914 JP08233914 JP, Filed 19960904, A1 Published 19980324**

Abstract: PROBLEM TO BE SOLVED: To improve electro migration resistance and stress migration resistance and to enable high efficient electron emission by laminating an insulating film and an upper electrode on a lower electrode comprising a specified high melting material film.

SOLUTION: A Ta film 21 comprising a high melting material able to be anodized and having a melting point higher than that of Al and a Al film 22 are continuously formed on an insulating base plate 10 without breaking vacuum, etched and formed into a shape of a lower electrode. Next, the upper surface of the Al film 22 and the side surfaces of the Al film 22 and the Ta film 21 are anodized until the Al film 22 on the upper surface 22 is completely anodized, and an insulating layer formed of a Al_2O_3 film 23 is formed on the lower electrode formed of the

Ta film 21. Next, an upper electrode 13 comprising three layer film of Ir, Pt and Au is laminated on this insulating layer.

Int'l Class: H01J00130; H01J02904 H01J03112

Patents Citing This One (1):

→ WO0126128A1 20010412 HITACHI, LTD.
ELECTRON SOURCE, METHOD OF MANUFACTURE THEREOF,
AND DISPLAY DEVICE



Home



Search



List

For further information, please contact:
[Technical Support](#) | [Billing](#) | [Sales](#) | [General Information](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-79221

(43) 公開日 平成10年(1998) 3月24日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J	1/30		H 0 1 J	1/30
	29/04			29/04
	31/12			31/12
				A
				C

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号 特願平8-233914

(22) 出願日 平成8年(1996) 9月4日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 楠 敏明

東京都国分寺市東盛ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 鈴木 睦三

東京都国分寺市東盛ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 弁理士 小川 勝男

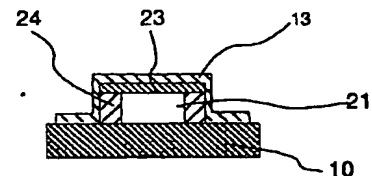
(54) 【発明の名称】 薄膜型電子源およびこれを用いた表示装置

(57) 【要約】

【課題】 高効率かつ信頼性の高い薄膜型電子源を得る。

【解決手段】 下部電極の材料として、Ta, Nb, Hf, Ti, Zrなど陽極酸化可能で、かつAlより融点が高い高融点材料膜を用い、絶縁層として高融点材料上に形成したAl薄膜をすべて、または一部陽極酸化して形成する。

図1



【特許請求の範囲】

【請求項1】 下部電極、絶縁層、上部電極を積層した構造を有し、上記下部電極と上記上部電極の間に、上記上部電極が正電圧になる極性の電圧を印加した際に、上記上部電極の表面から真空中に電子を放出する薄膜型電子源において、上記下部電極が、Ta、Nb、Hf、Ti、Zrなど陽極酸化可能でかつAlより融点が高い高融点材料膜からなり、上記絶縁層が上記高融点材料膜上に形成したAl膜をすべて陽極酸化して形成した酸化膜からなることを特徴とする薄膜型電子源。

【請求項2】 下部電極、絶縁層、上部電極を積層した構造を有し、上記下部電極と上記上部電極の間に、上記上部電極が正電圧になる極性の電圧を印加した際に、上記上部電極の表面から真空中に電子を放出する薄膜型電子源において、上記下部電極が、Ta、Nb、Hf、Ti、Zrなど陽極酸化可能でかつAlより融点が高い高融点材料膜からなり、上記絶縁層が上記高融点材料膜上に形成したAl膜すべてと、上記高融点材料膜の一部を陽極酸化して形成した酸化膜からなることを特徴とする薄膜型電子源。

【請求項3】 下部電極、絶縁層、上部電極を積層した構造を有し、上記下部電極と上記上部電極の間に、上記上部電極が正電圧になる極性の電圧を印加した際に、上記上部電極の表面から真空中に電子を放出する薄膜型電子源において、上記下部電極が、Ta、Nb、Hf、Ti、Zrなど陽極酸化可能でかつAlより融点が高い高融点材料膜を下層とし、Al膜を上層とする積層膜からなり、上記絶縁層が上記Al膜表面を陽極酸化して形成した酸化膜からなることを特徴とする薄膜型電子源。

【請求項4】 上記薄膜型電子源の下部電極側面が、下部電極上面より厚く陽極酸化されている請求項1、2または3に記載の薄膜型電子源。

【請求項5】 請求項1、2、3または4に記載の上記薄膜型電子源をマトリクス状に形成した基板と、蛍光体を塗布した面板を張り合わせ真空中に封じた表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、金属-絶縁体-金属の三層構造を有し、真空中に電子を放出する薄膜型電子源およびこれを用いた表示装置に関する。

【0002】

【従来の技術】 薄膜型電子源とは、上部電極-絶縁層-下部電極の三層薄膜構造の上部電極-下部電極の間に電圧を印加して、上部電極の表面から真空中に電子を放出させるものである。この薄膜型電子源については、例えば特開平7-65710号公報に述べられている。

【0003】 薄膜型電子源の動作原理を図2に示した。上部電極13と下部電極11との間に駆動電圧30を印加して、絶縁層12内の電界を1~10MV/cm以上にとすると、下部電極11中のフェルミ準位近傍の電子はト

ンネル現象により障壁を透過し、絶縁層12、上部電極13の伝導帯へ注入されホットエレクトロンとなる。これらのホットエレクトロンのうち、上部電極13の仕事関数 ϕ 以上のエネルギーを有するものは、真空16中に放出される。

【0004】 これまで、Au-Al₂O₃-Al構造のMIM(Metal-Insulator-Metal)構造や、Al-SiO₂-n型SiのMIS(Metal-Insulator-Semiconductor)構造などから電子放出が観測されている。特に下部電極11にAlを用い、絶縁層12として下部電極11を陽極酸化して形成したAl₂O₃を用いたAu-Al₂O₃-Al構造は、電子放出効率が比較的高く、安定な電子放出が得られることが知られており、報告例も多い。しかしながら同じMIM構造でも、Ta、Zrなどを陽極酸化して作製したAu-Ta₂O₅-Ta構造やAu-ZrO₂-Zr構造などからは安定した電子放出が得られていない(シン ソリッド フィルムズ9巻(1972)431~446ページ:Thin Solid Films 9(1972)pp.431-446)。この理由はTa₂O₅やZrO₂などは絶縁耐圧が低くリーク電流が多いため電子放出効率が低いことである。表1に陽極酸化で作製可能な各種の酸化膜の絶縁耐圧を測定したものを示す。Ta₂O₅やZrO₂などはAl₂O₃より絶縁耐圧が低い。そのため従来は、必然的にAlが下部電極11の材料に用いられることが多かった。

【0005】

【表1】

表1

酸化膜	絶縁耐圧(MV/cm)
Al ₂ O ₃	10
Ta ₂ O ₅	3
Nb ₂ O ₅	4
TiO ₂	1
ZrO ₂	4

リーク電流1 μ A/cm²の時の電界強度

【0006】

【発明が解決しようとする課題】 下部電極11にAlを用いる場合、そのAl膜の信頼性が低いことが課題である。Al膜の電極は、高密度の電流を流すとエレクトロマイグレーションにより、ヒロックやウィスカ等を生じ易い。MIM電子源では絶縁層12として、下部電極11のAl表面を陽極酸化した3~10nm程度の極薄のAl₂O₃膜を用いており、ヒロック等の生成は絶縁層12にとって致命的な問題である。

【0007】 また、MIM電子源を用いた表示装置を作

【００２０】〈実施例３〉本発明を用いた表示素子の実施例を図１０、図１１を用いて説明する。ガラスなど絶縁性の基板１０上に、ＲＦスパッタリング法などによりＴａとＡｌの積層膜からなる下部電極１１を形成する。膜厚はＴａが３００ｎｍ、Ａｌが４ｎｍとした。この膜をフォトリソグラフィとエッチングにより、図１１に示したようにストライプにパターン化する。続いて、陽

極酸化により絶縁層12を形成する。ここでは絶縁層12の膜厚は6nmとした。続いて保護絶縁層14を形成する。膜厚は絶縁層12の10倍の60nmとした。

【0021】次にRFスパッタリング法などにより上部電極13を下部電極11とは直交する方向にストライプに形成する。上部電極13はIr, Pt, Auの三層膜とし、それぞれ膜厚を1nm, 2nm, 3nmとした。最後に上部電極13への給電線としてMoとAuの積層膜からなる上部電極バスライン15を形成した。以上で薄膜型電子源マトリクスを形成する基板10が完成する。

【0022】一方、表示パネルとなる面板100にはガラスなど透光性のものを用い、表面に透光性の加速電極101としてITO (Indium-Tin Oxide) を面板全面に形成する。加速電極101の上に蛍光体102を塗布する。蛍光体102としては、例えばZnO:Znを用いる。このようにして加速電極101と蛍光体102を形成した面板100を、薄膜型電子源を形成した基板10と200μm程度の間隔を保った配置で封着する。封着にはフリットガラスを用い、400℃の封着温度を用いた。最後に基板10と面板100とで挟まれた空間を真空に排気して、表示装置が完成する。

【0023】図12はこのようにして製作した表示装置の駆動回路への結線図である。下部電極11は下部電極駆動回路61へ結線し、上部電極バスライン15は上部電極駆動回路62に結線する。n番目の下部電極11 Knと、m番目の上部電極バスライン15 Cmの交点を(n, m)で表すことにする。加速電極101には400V程度の加速電圧63を常時印加する。

【0024】図13は各駆動回路の発生電圧の波形を示す。時刻t0ではいずれの電極も電圧ゼロであるので電子は放出されず、したがって、蛍光体102は発光しない。時刻t1において、下部電極11 K1には-V1なる電圧を、上部電極バスライン15 C1, C2には+V2なる電圧を印加する。交点(1, 1), (1, 2)の下部電極11-上部電極13間には(V1+V2)なる電圧が印加されるので、(V1+V2)を電子放出開始電圧以上に設定しておけば、この2つの交点の薄膜型電子源からは電子が真空中に放出される。放出された電子は加速電極101に印加された加速電圧63により加速された後、蛍光体102にぶつかり、蛍光体102を発光させる。時刻t2で、下部電極11のK2に-V1なる電圧を印加し、上部電極バスライン15 C1にV2なる電圧を印加すると、同様に交点(2, 1)が点灯する。このようにして、上部電極バスライン15に印加する信号を変えることにより所望の画像または情報を表示することができる。また、上部電極バスライン15への印加電圧V1の大きさを適宜変えることにより、階調のある画像を表示することができる。

【0025】本発明の薄膜型電子源は下部電極11に高融点材料を用いている為、面板100と基板10を封じる際の加熱に十分耐え、歩留りよく表示装置を作成できる。またエレクトロマイグレーション耐性も強い為、高電流密度の動作が可能であり、電子放出量も多くとることが可能である。したがって高輝度の表示装置を実現できる。

【0026】

【発明の効果】本発明の薄膜型電子源は、絶縁層にAl₂O₃を用いながら、下部電極には高融点材料を用いることを実現しており、エレクトロマイグレーションやストレスマイグレーション耐性が高い。またAl₂O₃以外が露出する側面も、本発明が用いる高融点材料が陽極酸化できることを利用し、膜厚を厚くすることでリーク電流が抑えられる。したがって下部電極にAlを用いた場合と同様の高効率の電子放出が実現できる。さらに表示パネルを作成する際の、面板と基板を封じる加熱に十分耐え、歩留りを向上できる。さらに高電流密度の動作が可能で、電子放出量も多くとることができ、高輝度の表示装置を実現できる。

【図面の簡単な説明】

【図1】本発明の一実施例の薄膜型電子源の構造を示す断面図。

【図2】薄膜型電子源の動作原理を示す説明図。

【図3】本発明の一実施例の薄膜型電子源の製造工程を示す断面図。

【図4】本発明の第二実施例の薄膜型電子源の製造工程を示す断面図。

【図5】本発明の第三実施例の薄膜型電子源の製造工程を示す断面図。

【図6】本発明の第四実施例の薄膜型電子源の製造工程を示す断面図。

【図7】本発明の第五実施例の薄膜型電子源の製造工程を示す断面図。

【図8】本発明の第六実施例の薄膜型電子源の製造工程を示す断面図。

【図9】本発明の第七実施例の薄膜型電子源の製造工程を示す断面図。

【図10】本発明の薄膜型電子源を用いた表示装置の実施例を示した断面図。

【図11】図10の表示装置での電極配置を示した平面図。

【図12】図10の表示装置での駆動回路への結線を示した説明図。

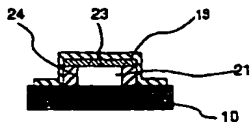
【図13】図10の表示装置での駆動電圧波形図。

【符号の説明】

10…基板、13…上部電極、21…Ta膜、23…Al₂O₃膜、24…Ta₂O₅膜。

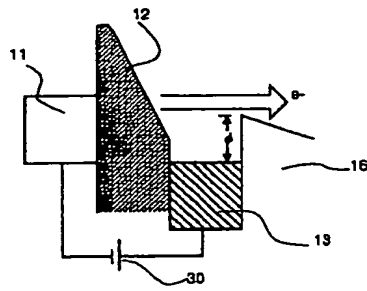
【図1】

図1



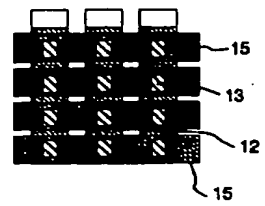
【図2】

図2



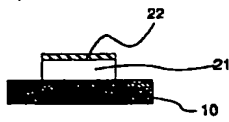
【図11】

図11



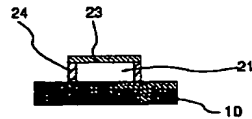
【図3】

図3



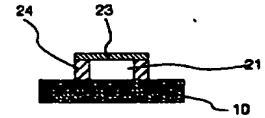
【図4】

図4



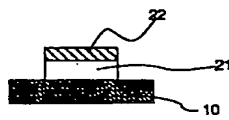
【図5】

図5



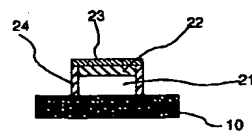
【図6】

図6



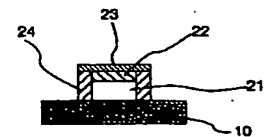
【図7】

図7



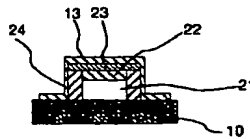
【図8】

図8



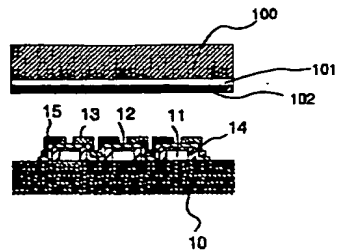
【図9】

図9



【図10】

図10



【圖 13】

